



FICHA IDENTIFICATIVA

Datos de la Asignatura

Código	44280
Nombre	Sistemas hardware de procesamiento de la señal
Ciclo	Máster
Créditos ECTS	3.0
Curso académico	2023 - 2024

Titulación(es)

Titulación	Centro	Curso	Periodo
2199 - Máster Universitario en Ingeniería Electrónica	Escuela Técnica Superior de Ingeniería	1	Segundo cuatrimestre
3131 - Doct. en Ingeniería Electrónica	Escuela de Doctorado	0	Primer cuatrimestre

Materias

Titulación	Materia	Carácter
2199 - Máster Universitario en Ingeniería Electrónica	1 - Tratamiento digital de señales	Obligatoria

Coordinación

Nombre	Departamento
BATALLER MOMPEAN, MANUEL	242 - Ingeniería Electrónica

RESUMEN

La asignatura Sistemas Hardware de Procesado de la Señal forma parte de la materia Tratamiento Digital de Señales cuyos contenidos abarcan desde la descripción de técnicas de tratamiento de datos hasta su implementación en sistemas hardware de tiempo real. Los contenidos de esta materia se organizan en 5 asignaturas de carácter obligatorio con una carga, cada una de ellas, de 3 créditos ECTS y que pueden agruparse en 3 bloques temáticos. El primer bloque se centra en introducir las técnicas de análisis exploratorio de datos, el segundo describe técnicas avanzadas de procesamiento digital de la señal y el tercero se centra en la implementación física de este tipo de sistemas con una especial incidencia en su ejecución en tiempo real.



La asignatura de la presente guía es obligatoria, de carácter cuatrimestral y se imparte en la titulación de Master en Ingeniería Electrónica. En el plan de estudios consta de un total de 3 créditos ECTS.

Una vez se han descrito en otras asignaturas de la materia Tratamiento Digital de Señales técnicas avanzadas de procesamiento digital de la señal, entre las que se pueden mencionar estimación espectral, predicción, técnicas de tiempo-frecuencia, diseño y análisis de filtros lineales y no lineales, filtros adaptativos lineales, etc. se plantea su implementación en sistemas físicos. Para ello, en esta asignatura se analizarán las necesidades de cálculo y memoria de las técnicas descritas y se describirán técnicas de diseño de sistemas digitales específicos, como las FPGA y System on Chip. Se prestará atención a la síntesis hardware de alto nivel, incluyendo las herramientas software más empleadas como VHDL, Verilog, System Generator, AccelDSP, SystemC, Handel-C, etc. Se estudiarán técnicas de codiseño hardware-software y la integración de módulos funcionales en FPGA y los fundamentos del particionado software/hardware del diseño y la simulación y test de sistemas complejos. Se realizarán prácticas sobre dispositivos lógicos programables de tipo FPGA, realizando la descripción en VHDL u otros lenguajes de descripción hardware de algoritmos de procesamiento digital de seña. Finalmente, se realizará la síntesis e implementación física en diferentes tarjetas de desarrollo de Xilinx.

Los contenidos deben dotar a los alumnos de un conjunto de conocimientos que le permitan diseñar y materializar en un dispositivo físico descripciones de alto nivel de algoritmos de procesamiento digital de señal.

Los objetivos de la presente asignatura se resumen en los siguientes puntos:

- Conocer diferentes tipos de dispositivos hardware que se encuentran en el mercado a la hora de abordar un diseño electrónico.
- Seleccionar el tipo de hardware más apropiado según las necesidades del diseño.
- Hacer el diseño teórico de un sistema electrónico que cumpla un conjunto de especificaciones funcionales.
- Diseñar cada uno de los subsistemas que lo componen. Construir el algoritmo correspondiente en forma de pseudocódigo.
- Optimizar las unidades computacionales a emplear dependiendo de los requisitos del sistema (bajo consumo de recursos o altas prestaciones).
- Realizar la descripción VHDL y/o Verilog de un algoritmo de procesamiento digital de señal y su correspondiente simulación.
- Realizar la descripción de un algoritmo de procesamiento digital de señal utilizando lenguajes de descripción hardware basados en C.
- Realizar la descripción de un algoritmo de PDS mediante las herramientas System Generator de Xilinx y/o AccelDSP.
- Diseñar sistemas de intercambio de datos entre el dispositivo diseñado y convertidores A/D y D/A.



- Realizar la implementación física mediante dispositivos programables y verificar su funcionamiento real.
- Abordar proyectos en los que se vean involucrados varios tipos de dispositivos electrónicos, para realizar el diseño de interconexión entre ellos y desarrollar la programación necesaria para realizar una funcionalidad concreta.
- Resolver adecuadamente las limitaciones que impone el cálculo de operaciones aritméticas en dispositivos hardware, sin que ello afecte el buen funcionamiento del sistema hardware.

Los contenidos de la asignatura son:

- Sistemas Programables Digitales: FPGA. Sistemas en Chip (SoC). Aplicaciones y tipos.
- Lenguajes de descripción hardware.
- Lenguajes de descripción hardware basados en C.
- Herramientas de descripción de alto nivel.
- Técnicas de diseño hardware para algoritmos de procesamiento de señal.

CONOCIMIENTOS PREVIOS

Relación con otras asignaturas de la misma titulación

No se han especificado restricciones de matrícula con otras asignaturas del plan de estudios.

Otros tipos de requisitos

Para abordar con éxito la asignatura es recomendable que el estudiante posea los conocimientos previos adquiridos en las asignaturas de Circuitos Electrónicos y Sistemas Electrónicos Digitales I, II, Señales y Sistemas Lineales, y Tratamiento Digital de Señales. Entre dichos conocimientos previos se incluyen:

- Sistemas de numeración
- Álgebra de Boole
- Minitérminos y Maxitérminos de una función lógica.
- Simplificación de funciones lógicas: métodos de Karnaugh y Quine-McCluskey
- Subsistemas Combinac

COMPETENCIAS (RD 1393/2007) // RESULTADOS DEL APRENDIZAJE (RD 822/2021)



2199 - Máster Universitario en Ingeniería Electrónica

- Capacidad para proyectar, calcular y diseñar productos, procesos e instalaciones en todos los ámbitos de la Ingeniería Electrónica y en particular los de tratamiento de la señal, sistemas digitales y de comunicaciones y electrónica industrial.
- Capacidad para el modelado matemático, cálculo y simulación en todos los ámbitos relacionados con la Ingeniería Electrónica y campos multidisciplinares afines. En especial los de tratamiento de la señal, sistemas digitales y de comunicaciones y electrónica industrial.
- Capacidad de analizar, especificar y diseñar sistemas de tratamiento digital de señales desde su concepción hasta su implementación en sistemas hardware de tiempo real..

RESULTADOS DE APRENDIZAJE (RD 1393/2007) // SIN CONTENIDO (RD 822/2021)

Los resultados del aprendizaje de la asignatura son:

1. Conocimiento y utilización de Sistemas programables Digitales (FPGA).
2. Conocimiento y capacidad de utilización de Sistemas en Chip (SoC).
3. Conocimiento y aplicación de los fundamentos de lenguajes de descripción de dispositivos hardware.
4. Conocimiento y aplicación de los fundamentos de lenguajes de descripción de dispositivos hardware basados en C.
5. Manejar las herramientas de descripción de alto nivel.
6. Aplicar tecnologías digitales para la resolución de problemas y aplicaciones en diversos campos de aplicación, especialmente en la implementación de algoritmos de procesamiento digital de la señal.
7. Conocer y manejar técnicas de diseño hardware.
8. Ser capaces de abordar proyectos en los que se vean involucrados varios tipos de dispositivos electrónicos, para realizar el diseño de interconexión entre ellos y desarrollar la programación necesaria para realizar una funcionalidad concreta.
9. Entender y saber utilizar técnicas básicas y avanzadas de tratamiento digital de señal aplicadas a tiempo real.

DESCRIPCIÓN DE CONTENIDOS

**1. SISTEMAS PROGRAMABLES DIGITALES**

Descripción de dispositivos FPGA. Introducción a los sistemas en chip (SoC).

2. DISEÑO DE MÁQUINAS DE ESTADO ALGORÍTMICAS

Metodología de diseño de cartas ASM. Descripción VHDL de la unidad de control. Descripción VHDL de la unidad de cálculo.

3. LENGUAJE DE DESCRIPCIÓN HARDWARE VHDL

Introducción y justificación a los lenguajes de alto nivel: VHDL. Componentes. Instrucciones Secuenciales y concurrentes. Bancos de pruebas. Ejemplos. VHDL orientado a síntesis: metodología y síntesis de lógica combinacional y secuencial.

4. HERRAMIENTAS DE DESCRIPCIÓN DE ALTO NIVEL

Introducción a entornos de Diseño hardware de Alto Nivel: System Generator. Elementos del Generador de Sistemas (System Generator) de Xilinx. Ejemplos.

5. LENGUAJES DE DESCRIPCIÓN HARDWARE BASADOS EN C

Introducción. SystemC: elementos del lenguaje, tipos de datos, puertos. Instrucciones. Ejemplos.

6. Prácticas de laboratorio.

Descripción VHDL de sistemas de procesamiento de señal. Herramientas de descripción de alto nivel. Descripción en SystemC de subsistemas combinacionales y secuenciales.

VOLUMEN DE TRABAJO

ACTIVIDAD	Horas	% Presencial
Clases de teoría	15,00	100
Prácticas en laboratorio	15,00	100
Lecturas de material complementario	5,00	0
Preparación de actividades de evaluación	15,00	0
Preparación de clases de teoría	10,00	0
Preparación de clases prácticas y de problemas	15,00	0
TOTAL	75,00	



METODOLOGÍA DOCENTE

El desarrollo de la asignatura se estructura en torno a las clases de teoría, las tutorías y las prácticas de laboratorio.

En las sesiones de teoría se utilizará el modelo de lección magistral. Para ello, el profesor expondrá los contenidos fundamentales de la asignatura utilizando los medios audiovisuales a su alcance (presentaciones, transparencias, pizarra). Las clases prácticas de problemas se desarrollarán siguiendo dos modelos. En algunas de las clases será el profesor el que resuelva una serie de problemas tipo para que los estudiantes aprendan a identificar los elementos esenciales del planteamiento y resolución del problema. En otras clases de problemas serán los estudiantes los que deberán resolver problemas análogos bajo la supervisión del profesor.

Los alumnos disponen de un horario de tutorías cuya finalidad es la de resolver problemas, dudas, orientación en trabajos, etc. El horario de dichas tutorías se indicará al inicio del curso académico. Además tendrán la oportunidad de aclarar algunas dudas mediante correo electrónico o foros de discusión mediante el empleo de la herramienta “Aula Virtual”, que proporciona la Universitat de Valencia.

Las sesiones de prácticas de laboratorio se organizan en torno al diseño, simulación e implementación en un dispositivo físico de un determinado sistema digital. Su duración estimada será de 3 horas y los grupos de prácticas estarán formados por dos personas como máximo. Los estudiantes dispondrán de los guiones de prácticas y la experimentación será llevada a cabo íntegramente por ellos bajo la supervisión del profesor.

Es posible que se realicen durante el curso algunos trabajos que complementen lo explicado durante el mismo. Los Trabajos consistirían en la resolución completa de un proyecto real u otro tipo de propuestas que el profesor estime oportunas.

Se utilizará la plataforma de e-learning (Aula Virtual) de la Universitat de València como soporte de comunicación con los estudiantes. A través de ella se tendrá acceso al material didáctico utilizado en clase, así como los problemas y ejercicios a resolver.

EVALUACIÓN

Se evaluará el aprendizaje de las partes de teoría y de laboratorio. Para promediar las notas de teoría y de laboratorio será necesario que la nota de cada una de ellas por separado sea igual o superior a

4. La nota final se obtendrá a partir de las siguientes consideraciones:

- La nota de teoría surgirá como resultado de la realización en las fechas indicadas en el calendario oficial del examen escrito. Constará de varias cuestiones de carácter teórico- práctico. Todas las preguntas estarán relacionadas con los contenidos del temario, y con dificultad similar a las cuestiones y problemas realizados en clase.
- La nota de laboratorio surgirá como resultado de la realización de un examen individual a la finalización del cuatrimestre que constará del diseño, simulación e implementación en un dispositivo físico de un sistema digital. Se evaluará la destreza demostrada, el dominio en el uso de los equipos de laboratorio y el desarrollo del diseño a lo largo de la sesión.



- Finalmente, en el caso de que se realice un trabajo éste tendrá un peso del 25%.

Si se realizara algún trabajo los porcentajes serían:

- 40% examen de teoría
- 30% examen de laboratorio
- 25% trabajo
- 5% Asistencia

Los porcentajes para el caso de no realizar ningún trabajo son los siguientes:

- 55% examen de teoría
- 45% examen de laboratorio

“En cualquier caso, el sistema de evaluación se regirá por lo establecido en el reglamento de Evaluación y Calificación de la Universitat de València para Grados y Másteres (<https://webges.uv.es/uvTaeWeb/MuestraInformacionEdictoPublicoFrontAction.do?accion=inicio&idEdictoSeleccionado=5639>)”.

REFERENCIAS

Básicas

- Xilinx Devices. http://www.xilinx.com/products/silicon_solutions/
- Floyd, T.L. "Fundamentos de Sistemas Digitales.". Prentice Hall, 2007.
- Meyer-Baesse, U. DigitalSignal Processing with Field Programmable Gate Arrays. Springer, 2001.
- Teres, LL.; Torroja Y.; Olcoz S.; Villar, E. VHDL: Lenguaje estándar de diseño electrónico. McGraw-Hill. 1997.
- Lipsett-Schaefer-Ussery: "VHDL: Hardware Description and Design". Kluwer Academic, 1989
- Bhasker, J. A SystemC Primer. Star Galaxy Publishing. 2005
- Xilinx Devices. Xilinx System Generator for DSP: Getting Started Guide. Xilinx Inc. 2013



Complementarias

- Altera Devices. <http://www.altera.com/products/devices/dev-index.jsp>
- Zwolinski, M. Digital System Design with VHDL. Pearson Education. 2000.
- Grötter, T.; Liao, S.; Martin, G.; Swan, S. System Design with SystemC. Springer. 2002
- Deschamps, J.P.: "Síntesis de circuitos digitales. Un enfoque algorítmico". Thomson-Paraninfo, 2002