

**FITXA IDENTIFICATIVA****Dades de l'Assignatura**

Codi	44280
Nom	Sistemes maquinari de processat de la senyal
Cicle	Màster
Crèdits ECTS	3.0
Curs acadèmic	2021 - 2022

Titulació/titulacions

Titulació	Centre	Curs	Període
2199 - M.U. en Enginyeria Electrònica	Escola Tècnica Superior d'Enginyeria	1	Segon quadrimestre
3131 - Enginyeria Electrònica	Escola de Doctorat	0	Primer quadrimestre

Matèries

Titulació	Matèria	Caràcter
2199 - M.U. en Enginyeria Electrònica	1 - Tractament digital de senyals	Obligatòria
3131 - Enginyeria Electrònica	1 - Complementes de Formació	Optativa

Coordinació

Nom	Departament
BATALLER MOMPEAN, MANUEL	242 - Enginyeria Electrònica

RESUM

L'assignatura Sistemes Maquinari de Processat del Senyal forma part de la matèria Tractament Digital de Senyals els continguts del qual comprenen des de la descripció de tècniques de tractament de dades fins a la seua implementació en sistemes maquinari de temps real. Els continguts d'esta matèria s'organitzen en 5 assignatures de caràcter obligatori amb una càrrega, cada una d'elles, de 3 crèdits ECTS i que poden agrupar-se en 3 blocs temàtics. El primer bloc se centra a introduir les tècniques d'anàlisi exploradora de dades, el segon descriu tècniques avançades de processat digital del senyal i el tercer se centra en la implementació física d'este tipus de sistemes amb una especial incidència en la seua execució en temps real.



L'assignatura de la present guia és obligatòria, de caràcter quadrimestral i s'impartix en la titulació de Màster en Enginyeria Electrònica. En el pla d'estudis consta d'un total de 3 crèdits ECTS.

Una vegada s'han descrit en altres assignatures de la matèria Tractament Digital de Senyals tècnics avançades de processat digital del senyal, entre les que es poden mencionar estimació espectral, predicció, tècniques de temps-freqüència, disseny i anàlisi de filtres lineals i no lineals, filtres adaptatius lineals, etc. es planteja la seua implementació en sistemes físics. Per a això, en esta assignatura s'analitzaran les necessitats de càlcul i memòria de les tècniques descrites i se descriuran tècniques de disseny de sistemes digitals específics, com les FPGA i System on Xip. Es prestarà atenció a la síntesi maquinari d'alt nivell, incloent les ferramentes programari més empleades com VHDL, Verilog, System Generator, AccelDSP, SystemC, Handel-C, etc. S'estudiaran tècniques de codiseño maquinari-programari i la integració de mòduls funcionals en FPGA i els fonaments del particionado software/hardware del disseny i la simulació i test de sistemes complexos. Es realitzaran pràctiques sobre dispositius lògics programables de tipus FPGA, realitzant la descripció en VHDL o altres llenguatges de descripció maquinari d'algoritmes de processat digital de senyal. Finalment, es realitzarà la síntesi i implementació física en diferents targetes de desenvolupament de Xilinx.

Els continguts han de dotar els alumnes d'un conjunt de coneixements que li permeten dissenyar i materialitzar en un dispositiu físic descripcions d'alt nivell d'algoritmes de processat digital de senyal.

Els objectius de la present assignatura es resumixen en els punts següents:

- Conèixer diferents tipus de dispositius maquinari que es troben en el mercat a l'hora d'abordar un disseny electrònic.
- Seleccionar el tipus de maquinari més apropiat segons les necessitats del disseny.
- Fer el disseny teòric d'un sistema electrònic que complisca un conjunt d'especificacions funcionals.
- Dissenyar cada un dels subsistemes que ho componen. Construir l'algoritme corresponent en forma de pseudocodi.
- Optimitzar les unitats computacionals a emprar depenent dels requisits del sistema (baix consum de recursos o altes prestacions).
- Realitzar la descripció VHDL y/o Verilog d'un algoritme de processat digital de senyal i la seua corresponent simulació.
- Realitzar la descripció d'un algoritme de processat digital de senyal utilitzant llenguatges de descripció maquinari basats en C.
- Realitzar la descripció d'un algoritme de PDS per mitjà de les ferramentes System Generator de Xilinx y/o AccelDSP.
- Dissenyar sistemes d'intercanvi de dades entre el dispositiu dissenyat i convertidors A/D i D/A.
- Realitzar la implementació física per mitjà de dispositius programables i verificar el seu funcionament real.



- Abordar projectes en què es vegen involucrats diversos tipus de dispositius electrònics, per a realitzar el disseny d'interconnexió entre ells i desenrotllar la programació necessària per a realitzar una funcionalitat concreta.
- Resoldre adequadament les limitacions que imposa el càlcul d'operacions aritmètiques en dispositius maquinari, sense que això afecte el bon funcionament del sistema maquinari.

Els continguts de l'assignatura són:

- Sistemes Programables Digitals: FPGA. Sistemes en Xip (SoC) . Aplicacions i tipus.
- Llenguatges de descripció maquinari.
- Llenguatges de descripció maquinari basats en C.
- Ferramentes de descripció d'alt nivell.
- Tècniques de disseny maquinari per a algoritmes de processat de senyal."

CONEIXEMENTS PREVIS

Relació amb altres assignatures de la mateixa titulació

No heu especificat les restriccions de matrícula amb altres assignatures del pla d'estudis.

Altres tipus de requisits

Per a abordar amb èxit l'assignatura és recomanable que l'estudiant posseïska els coneixements previs adquirits en les assignatures de Circuits Electrònics i Sistemes Electrònics Digitals I, II, Senyals i Sistemes Lineals, i Tractament Digital de Senyals. Entre els dits coneixements previs s'inclouen:

Sistemes de numeració

Àlgebra de Boole

Minitérminos i Maxitérminos d'una funció lògica.

Simplificació de funcions lògiques: mètodes de Karnaugh i Quine-McCluskey

Subsistemes Combinacionales i Se

COMPETÈNCIES

2199 - M.U. en Enginyeria Electrònica

- Capacitat per projectar, calcular i dissenyar productes, processos i instal·lacions en tots els àmbits de l'enginyeria electrònica i, en particular, els de tractament del senyal, sistemes digitals i de comunicacions i electrònica industrial.



- Capacitat per a la modelització matemàtica, càlcul i simulació en tots els àmbits relacionats amb l'enginyeria electrònica i camps multidisciplinaris afins. En especial, els de tractament del senyal, sistemes digitals i de comunicacions i electrònica industrial.
- Capacitat per analitzar, especificar i dissenyar sistemes de tractament digital de senyals, des de la seua concepció fins a la seua implementació en sistemes maquinari de temps real.

RESULTATS DE L'APRENTATGE

Els resultats de l'aprenentatge de l'assignatura són:

1. Coneixement i utilització de Sistemes programables Digitals (FPGA).
2. Coneixement i capacitat d'utilització de Sistemes en Xip (SoC).
3. Coneixement i aplicació dels fonaments de llenguatges de descripció de dispositius maquinari.
4. Coneixement i aplicació dels fonaments de llenguatges de descripció de dispositius maquinari basats en C.
5. Manejar les ferramentes de descripció d'alt nivell.
6. Aplicar tecnologies digitals per a la resolució de problemes i aplicacions en diversos camps d'aplicació, especialment en la implementació d'algoritmes de processat digital del senyal.
7. Conèixer i manejar tècniques de disseny maquinari.
8. Ser capaços d'abordar projectes en què es vegen involucrats diversos tipus de dispositius electrònics, per a realitzar el disseny d'interconnexió entre ells i desenrotllar la programació necessària per a realitzar una funcionalitat concreta.
9. Entendre i saber utilitzar tècniques bàsiques i avançades de tractament digital de senyal aplicades a temps real.

DESCRIPCIÓ DE CONTINGUTS

1. SISTEMES PROGRAMABLES DIGITALS

Descripció de dispositius FGPA. Introducció als sistemes en xip (SoC) .

**2. DISSENY DE MAQUINES D'ESTAT ALGORITMIQUES**

Metodologia de disseny de cartes ASM. Descripció VHDL de la unitat de control. Descripció VHDL de la unitat de càlcul

3. LLENGUATGES DE DESCRIPCIÒ MAQUINARI VHDL

Introducció i justificació als llenguatges d'alt nivell: VHDL. Components. Instruccions Seqüencials i concurrents. Bancs de proves. Exemples. VHDL orientat a síntesi: metodologia, síntesi de lògica combinacional i síntesi de lògica seqüencial.

4. FERRAMENTES DE DESCRIPCIÓ D'ALT NIVELL

Introducció a entorns de Disseny maquinari d'Alt Nivell: System Generator. Elements del Generador de Sistemes ("System Generator") de Xilinx. Exemples.

5. LLENGUATGES DE DESCRIPCIÓ MAQUINARI BASATS EN C

Introducció. SystemC: elements del llenguatge, tipus de dades, ports. Instruccions. Exemples.

6. Pràctiques de laboratori

Descripció VHDL de sistemes de processat de senyal. Descripció en SystemC de subsistemes combinacionals i seqüencials. Ferramentes de descripció d'alt nivell.

VOLUM DE TREBALL

ACTIVITAT	Hores	% Presencial
Classes de teoria	15,00	100
Pràctiques en laboratori	15,00	100
Lectures de material complementari	5,00	0
Preparació d'activitats d'avaluació	15,00	0
Preparació de classes de teoria	10,00	0
Preparació de classes pràctiques i de problemes	15,00	0
TOTAL	75,00	

METODOLOGIA DOCENT



El desenrotllament de l'assignatura s'estructura entorn de les classes de teoria, les tutories i les pràctiques de laboratori.

En les sessions de teoria s'utilitzarà el model de lliçó magistral. Per a això, el professor exposarà els continguts fonamentals de l'assignatura utilitzant els mitjans audiovisuals al seu abast (presentacions, transparències, pissarra) . Les classes pràctiques de problemes es desenrotllaran seguint dos models. En algunes de les classes serà el professor el que resolga una sèrie de problemes tipus perquè els estudiants aprenguen a identificar els elements essencials del plantejament i resolució del problema. En altres classes de problemes seran els estudiants els que hauran de resoldre problemes anàlegs davall la supervisió del professor.

Els alumnes disposen d'un horari de tutories la finalitat dels quals és la de resoldre problemes, dubtes, orientació en treballs, etc. L'horari de les dites tutories s'indicarà a l'inici del curs acadèmic. A més tindran l'oportunitat d'aclarir alguns dubtes per mitjà de correu electrònic o fòrums de discussió per mitjà de l'ocupació de la ferramenta "Aula Virtual", que proporciona la Universitat de València.

Les sessions de pràctiques de laboratori s'organitzen entorn del disseny, simulació i implementació en un dispositiu físic d'un determinat sistema digital. La seua duració estimada serà de 3 hores i els grups de pràctiques estaran formats per dos persones com a màxim. Els estudiants disposaran dels guions de pràctiques i l'experimentació serà duta a terme íntegrament per ells davall la supervisió del professor.

És possible que es realitzen durant el curs alguns treballs que complementen allò que s'ha explicat durant el mateix. Els Treballs consistirien en la resolució completa d'un projecte real o un altre tipus de propostes que el professor crega oportunes.

S'utilitzarà la plataforma d'e-learning (Aula Virtual) de la Universitat de València com a suport de comunicació amb els estudiants. A través d'ella es tindrà accés al material didàctic utilitzat en classe, així com els problemes i exercicis a resoldre.

AVALUACIÓ

S'avaluarà l'aprenentatge de les parts de teoria i de laboratori. Per a amitanar les notes de teoria i de laboratori serà necessari que la nota de cada una d'elles per separat siga igual o superior a 4. La nota final s'obtindrà a partir de les consideracions següents:

- La nota de teoria sorgirà com resultat de la realització en les dates indicades en el calendari oficial de l'examen escrit. Constarà de diverses qüestions de caràcter teoricopràctic. Totes les preguntes estaran relacionades amb els continguts del temari, i amb dificultat semblant a les qüestions i problemes realitzats en classe.
- La nota de laboratori sorgirà com resultat de la realització d'un examen individual a la finalització del quadrimestre que constarà del disseny, simulació i implementació en un dispositiu físic d'un sistema digital. S'avaluarà la destresa demostrada, el domini en l'ús dels equips de laboratori i el desenrotllament del disseny al llarg de la sessió.



- Finalment, en el cas que es realitze un treball este tindrà un pes del 25%

Si es realitzara algun treball els percentatges serien:

- 40% examen de teoria
- 30% examen de laboratori
- 25% treball
- 5% Assistència

Els percentatges per al cas de no realitzar cap treball són els següents:

- 55% examen de teoria
- 45% examen de laboratori

“En qualsevol cas, el sistema d'avaluació es regirà per l'establert en el Reglament de Avaluació i Qualificació de la Universitat de València per a Graus i Màsters (<https://webges.uv.es/uvTaeWeb/MuestraInformacionEdictoPublicoFrontAction.do?accion=inicio&idEdictoSeleccionado=5639>)”.

REFERÈNCIES

Bàsiques

- Xilinx Devices. http://www.xilinx.com/products/silicon_solutions/
- Floyd, T.L. "Fundamentos de Sistemas Digitales.". Prentice Hall, 2007.
- Meyer-Baesse, U. DigitalSignal Processing with Field Programmable Gate Arrays. Springer, 2001.
- Teres, LL.; Torroja Y.; Olcoz S.; Villar, E. VHDL: Lenguaje estándar de diseño electrónico. McGraw-Hill. 1997.
- Lipsett-Schaefer-Ussery: "VHDL: Hardware Description and Design". Kluwer Academic, 1989
- Bhasker, J. A SystemC Primer. Star Galaxy Publishing. 2005
- Xilinx Devices. Xilinx System Generator for DSP: Getting Started Guide. Xilinx Inc. 2013

Complementàries

- Altera Devices. <http://www.altera.com/products/devices/dev-index.jsp>



- Zvolinski, M. Digital System Design with VHDL. Pearson Education. 2000.
- Grötter, T.; Liao, S.; Martin, G.; Swan, S. System Design with SystemC. Springer. 2002
- Deschamps, J.P.: "Síntesis de circuitos digitales. Un enfoque algorítmico". Thomson-Paraninfo, 2002

ADDENDA COVID-19

Aquesta addenda només s'activarà si la situació sanitària ho requereix i previ acord del Consell de Govern