

**FITXA IDENTIFICATIVA****Dades de l'Assignatura**

Codi	43858
Nom	Disseny de sistemes embeguts
Cicle	Màster
Crèdits ECTS	4.0
Curs acadèmic	2022 - 2023

Titulació/titulacions

Titulació	Centre	Curs	Període
2174 - M.U. en Enginyeria de Telecomunicació 13-V.2	Escola Tècnica Superior d'Enginyeria	1	Primer quadrimestre

Matèries

Titulació	Matèria	Caràcter
2174 - M.U. en Enginyeria de Telecomunicació 13-V.2	12 - Disseny de sistemes embeguts	Obligatòria

Coordinació

Nom	Departament
GARCIA OLCINA, RAIMUNDO	242 - Enginyeria Electrònica
TORRES PAIS, JOSE GABRIEL	242 - Enginyeria Electrònica

RESUM

Esta assignatura ensenya a l'alumne totes les etapes del codiseny hardware/software per al desenvolupament de sistemes embeguts, centrant-se especialment en els sistemes reconfigurables basats en FPGAs amb microprocessadors software encastats.

Els continguts de l'assignatura són els següents:

- Sistemes programables integrats.
- Arquitectura de les famílies de sistemes programables.
- Microprocessadors encastats.
- Eines de disseny.
- Perifèrics dels sistemes integrats.
- Aplicacions en dades, àudio i vídeo.
- Disseny de solucions comercials.



- Aplicacions en components típics de comunicacions.

CONEIXEMENTS PREVIS

Relació amb altres assignatures de la mateixa titulació

No heu especificat les restriccions de matrícula amb altres assignatures del pla d'estudis.

Altres tipus de requisits

És convenient que els alumnes tinguin un coneixement bàsic del llenguatge de descripció hardware VHDL.

És necessari que els alumnes tinguin una competència bàsica amb el llenguatge de programació C. És necessari que els alumnes tinguin coneixements sòlids de sistemes digitals programables.

COMPETÈNCIES

2174 - M.U. en Enginyeria de Telecomunicació 13-V.2

- Capacitat d'anàlisi i pensament crític, per investigar amb independència i autocrítica, i de buscar i utilitzar informació per documentar idees.
- Capacitat per identificar i resoldre els punts crítics per realitzar una transferència tecnològica efectiva, transformant resultats teòrics en productes i serveis d'interès per a la societat.
- Que els estudiants posseïsquen les habilitats d'aprenentatge que els permeten continuar estudiant d'una forma que haurà de ser en gran manera autodirigida o autònoma.
- Posseir i comprendre coneixements que aportin una base o oportunitat de ser originals en el desenvolupament i / o aplicació d'idees, sovint en un context de recerca.
- Ser capaços d'accedir a ferramentes d'informació en altres àrees del coneixement i utilitzar-les apropiadament.
- Ser capaços de valorar la necessitat de completar la seva formació científica, històrica, en llengües, en informàtica, en literatura, en ètica, social i humana en general, assistint a conferències o cursos i / o realitzant activitats complementàries, autoavaluant l'aportació que la realització d'aquestes activitats suposa per a la seva formació integral.
- Coneixement dels llenguatges de descripció maquinari per a circuits d'alta complexitat.
- Capacitat per a utilitzar dispositius lògics programables, així com per a dissenyar sistemes electrònics avançats, tant analògics com digitals.

RESULTATS DE L'APRENTATGE



La finalitat d'esta assignatura consisteix en adquirir competències que permeten a l'estudiant conèixer els Sistemes Programables Digitals basats en FPGAs que incorporen microprocessadors encastats per a obtenir Sistemes Integrats en un xip (SoC; System on Chip). Amb esta finalitat es realitzarà el cicle complet de codiseny hardware/software, tant quant a l'ús de llenguatges de descripció hardware per a la generació de perifèrics i la seua integració en el sistema, com a l'ús de llenguatges d'alt nivell com el llenguatge C per al maneig d'estos perifèrics des del processador.

Es coneixeran també les tècniques de disseny hardware per a algoritmes de processat de senyal i les noves arquitectures de famílies de sistemes programables que permeten realitzar estos dissenys.

DESCRIPCIÓ DE CONTINGUTS

1. Desenvolupament de sistemes embeguts a nivell bàsic

1. Introducció al disseny de sistemes embeguts utilitzant Zynq i Vivado
2. Lab 1: Disseny hardware bàsic
3. Arquitectura Zynq
4. Estenent el sistema embegut amb la lògica programable
5. Lab 2: Afegint IPs en la lògica programable
6. Afegint perifèrics propis
7. Lab 3: Creant i afegint perifèrics propis
8. Entorn de desenvolupament de software
9. Lab 4: Escrivint aplicacions software bàsiques
10. Desenvolupament i depuració de software
11. Lab 5: Depuració de software utilitzant SDK

2. Desenvolupament de sistemes embeguts a nivell avançat

1. Revisió del disseny de sistemes embeguts en Zynq utilitzant Vivado
2. Lab 1: Crear un sistema embegut complet
3. Arquitectura Zynq avançada
4. Depuració del sistema utilitzant Vivado Logic Analyzer i SDK
5. Lab 2: Depuració utilitzant Vivado Logic Analyzer
6. Interfícies de memòria
7. Lab 3: Estenent l'espai de memòria amb BRAM
8. Interrupcions
9. Baixa latència i gran ample de banda
10. Lab 4: Accés directe a memòria utilitzant CDMA
11. Configuració del processador i Bootloader
12. Lab 5: Configuració i inici del sistema
13. Perfilat i optimització de rendiment
14. Lab 6: Perfilat i optimització de rendiment

**VOLUM DE TREBALL**

ACTIVITAT	Hores	% Presencial
Classes de teoria	16,00	100
Pràctiques en aula	10,00	100
Tutories reglades	8,00	100
Pràctiques en laboratori	4,00	100
Seminaris	2,00	100
Estudi i treball autònom	10,00	0
Lectures de material complementari	5,00	0
Preparació d'activitats d'avaluació	10,00	0
Preparació de classes de teoria	15,00	0
Preparació de classes pràctiques i de problemes	20,00	0
TOTAL	100,00	

METODOLOGIA DOCENT

Les activitats formatives es desenrotllaran d'acord amb la distribució següent:

AF1 - Activitats teòriques.

Descripció: En les classes teòriques es desenrotllaran els temes proporcionant una visió global i integradora, analitzant amb major detall els aspectes clau i de major complexitat, fomentant, en tot moment, la participació de l'estudiant.

AF2 - Activitats pràctiques.

Descripció: Complementen les activitats teòriques amb l'objectiu d'aplicar els conceptes bàsics i ampliar-los amb el coneixement i l'experiència que vagen adquirint durant la realització dels treballs proposats. En general es realitzaran en grup, per a potenciar les habilitats de treball en equip dels alumnes. Comprenen els següents tipus d'activitats presencials:

- Pràctiques de laboratori.
- Sessions de discussió i resolució de problemes i exercicis prèviament treballats pels estudiants.

AF3 - Treball personal de l'estudiant.

Descripció: Preparació de classes teòriques, pràctiques i exàmens (estudi). Esta tasca es realitzarà de manera individual i intenta potenciar el treball autònom.



AF4 - Avaluació.

Descripció: S'avaluarà de manera contínua l'exercici dels estudiants en les sessions pràctiques, i al finalitzar el curs es realitzarà en examen final teóric/pràctic.

AF5 - Tutories programades (individualitzades o en grup).

Descripció: L'objectiu d'estes serà el d'orientar i resoldre quants dubtes apareguen. Per a això l'alumne haurà de plantejar-les, permetent-li d'esta manera revisar el seu procés de treball.

S'utilitzaran les plataformes d'e-learning (Aula Virtual) com a suport de comunicació amb els estudiants. A través d'ella es tindrà accés al material didàctic utilitzat en classe, així com els problemes i exercicis a resoldre

AVALUACIÓ

En la **primera convocatòria** la matèria s'avaluarà de manera contínua, de la manera següent:

- SE3 - Avaluació contínua de les activitats realitzades a partir de la resolució de les qüestions plantejades en les sessions teóric/pràctiques (50%). Aquesta activitat no és recuperable.
- SE1 - Examen consistent en la realització d'un projecte basat en l'aprenentatge i desenvolupament de l'assignatura, així com en la resposta a qüestions teòric/pràctiques (50%).
- Per a superar l'assignatura serà necessari obtenir una nota mínima de 4 (sobre 10) tant en l'avaluació de les activitats com en l'examen.

En la **segona convocatòria** tan sols es realitzarà l'examen teòric/pràctic, i es mantindrà la nota de l'avaluació contínua de les activitats obtinguda en la primera convocatòria.

En qualsevol cas, el sistema d'avaluació es regirà per l'establert en el Reglament d'Avaluació i Qualificació de la Universitat de València per a Graus i Màsters.(

http://www.uv.es/graus/normatives/2017_108_Reglament_avaluacio_qualificacio.pdf).

REFERÈNCIES

Bàsiques



- Pong P. Chu, FPGA prototyping by VHDL Examples: Xilinx Spartan-3 version
- Dennis Silage, Embedded Design using Programmable Gate Arrays
- Uwe Meyer-Baese, Digital Signal Processing with Field Programmable Gate Arrays (Signals and Communication Technology)

Complementàries

- Uwe Meyer-Baese, DSP with FPGAs: VHDL Solution manual
- F. Vahid, T. Givargis, Embedded System Design: A unified HW/SW introduction
- K. Chapman, Creating embedded microcontrollers (Programmable state machines)