

**FITXA IDENTIFICATIVA****Dades de l'Assignatura**

|                      |                  |
|----------------------|------------------|
| <b>Codi</b>          | 34951            |
| <b>Nom</b>           | Tècniques de CAD |
| <b>Cicle</b>         | Grau             |
| <b>Crèdits ECTS</b>  | 6.0              |
| <b>Curs acadèmic</b> | 2023 - 2024      |

**Titulació/titulacions**

| <b>Titulació</b>                                        | <b>Centre</b>                        | <b>Curs</b> | <b>Període</b>     |
|---------------------------------------------------------|--------------------------------------|-------------|--------------------|
| 1402 - Grau d'Enginyeria Electrònica de Telecomunicació | Escola Tècnica Superior d'Enginyeria | 4           | Segon quadrimestre |
| 1404 - Grau d'Enginyeria Electrònica Industrial         | Escola Tècnica Superior d'Enginyeria | 4           | Segon quadrimestre |

**Matèries**

| <b>Titulació</b>                                        | <b>Matèria</b>   | <b>Caràcter</b> |
|---------------------------------------------------------|------------------|-----------------|
| 1402 - Grau d'Enginyeria Electrònica de Telecomunicació | 22 - Optatividad | Optativa        |
| 1404 - Grau d'Enginyeria Electrònica Industrial         | 21 - Optativitat | Optativa        |

**Coordinació**

| <b>Nom</b>               | <b>Departament</b>           |
|--------------------------|------------------------------|
| SANCHIS KILDERS, ESTEBAN | 242 - Enginyeria Electrònica |

**RESUM**

Esta assignatura és optativa i s'impartix en quart curs de la titulació de Grau en Enginyeria Electrònica Industrial. La càrrega lectiva total és de 6 ECTS. La càrrega de treball per a l'estudiant és de 150 hores al llarg del quadrimestre, de les quals 60 són presencials i 90 són de treball individual. Els 6 ECTS son 6 ECTS de laboratori.

En esta assignatura s'ensenyarà a l'estudiant les tècniques per a realitzar circuits impresos, començant per fer un esquema electrònic correcte i procedint a continuació a realitzar el disseny de un circuit imprès. S'utilitzarà una eina informàtica disponible, però els coneixements adquirits son aplicables a qualsevol altra eina informàtica existent en el mercat.



Coneguts els continguts de l'assignatura l'estudiant ha de poder realitzar un disseny de una placa de circuit imprès seguint tot el procés, complint el requisits de garantia de funcionament.

Així mateix, s'introduiran criteris de disseny per a millorar la compatibilitat electromagnètica del circuit.

## **CONEIXEMENTS PREVIS**

### **Relació amb altres assignatures de la mateixa titulació**

No heu especificat les restriccions de matrícula amb altres assignatures del pla d'estudis.

### **Altres tipus de requisits**

És molt recomanable que l'estudiant haja superat les assignatures de contingut electrònic de la titulació.

## **COMPETÈNCIES**

### **1404 - Grau d'Enginyeria Electrònica Industrial**

- CO1 - Les assignatures optatives aprofundeixen en competències ja tractades en les matèries obligatòries

## **RESULTATS DE L'APRENTATGE**

- Capacitat de dissenyar circuits electrònics impresos (CO1).
- Coneixer els criteris de disseny pràctic de circuits impresos (CO1).
- Coneixer l'eina informàtica a utilitzar en l'assignatura (CO1).

## **DESCRIPCIÓ DE CONTINGUTS**

### **1. Introducció a la signatura**

1. Objectius
2. Procediment general
3. Eines
4. Glossari de termes

### **2. Esquema**

1. Introducció al esquema
2. Creació de símbols i llibreries
3. Interconnexions, propietats y detalls.
4. Errors (DRCs)
5. Llistat de connexions (netlist)



---

## 6. Llistats

---

### 3. Circuit impres (PCB)

1. Introducció al PCB
  2. Càpsules de components
  3. Creació d'empremtes y llibreries
  4. Creació del nou PCB y assignació de propietats bàsiques
  5. Creació del contorn del PCB
- 

### 4. Emplaçament de components (Placement)

1. Introducció al placement
  2. Regles bàsiques
  3. Distàncies mínimes
  4. Components no elèctrics
  5. Condensadors de desacoblament
  6. Verificació de footprints
  7. Aplicació de canvis (AutoECO)
- 

### 5. Traçat de pistes (Routing)

1. Introducció al routing.
  2. Regles bàsiques y parametres del router
  3. Capes (layers)
  4. Separació de pistes
  5. Amplària de pistes
  6. Vies
  7. Conexions tèrmiques
  8. Traçat de pistes en mode manual o automàtic
  9. Àrees de coure (copper pour)
- 

### 6. Errors i aspectes finals

1. Introducció
  2. Errors (DRCs)
  3. Anomenat de components
  4. Millora de la serigrafia
  5. Identificació del PCB
  6. Identificació de capes
  7. Fiducials
  8. Dimensions i notes
  9. Punts de tests
-



## 7. Gerbers i llistats

1. Introducció als gerbers.
2. Format del gerber i taula d'apertures.
3. Fitxers de trepants.
4. Llistats necessaris.

## VOLUM DE TREBALL

| ACTIVITAT                                       | Hores         | % Presencial |
|-------------------------------------------------|---------------|--------------|
| Pràctiques en laboratori                        | 60,00         | 100          |
| Estudi i treball autònom                        | 10,00         | 0            |
| Lectures de material complementari              | 5,00          | 0            |
| Preparació d'activitats d'avaluació             | 15,00         | 0            |
| Preparació de classes pràctiques i de problemes | 60,00         | 0            |
| <b>TOTAL</b>                                    | <b>150,00</b> |              |

## METODOLOGIA DOCENT

La metodologia docent es basa en l'aprenentatge pràctic realitzant diferents tipus de circuits impresos.

## AVALUACIÓ

L'avaluació distingeix en primera convocatòria i segona convocatòria. En primera convocatòria i al llarg del quadrimestre es realitzaran 4 practiques (dissenys de circuits impresos). El pes de les pràctiques serà del 10% per a LA1, 25% per a LA2, del 40% per a LA3 i 25% per a LAe. Es necessitarà un 5 per a superar esta part.

En la data indicada és realitzarà un examen de teoria tipus test (és permet l'ús d'apunts i llibres). És necessitarà un 5 per a superar esta part.

Si no és supera la part pràctica, es deurà fer a mes a mes un examen de laboratori.

La nota final és la mitjana aritmètica de la part pràctica i el examen de teoria, divent-se d'aprovar ambdós parts per a poder realitzar-se la mitjana.

En segona convocatòria es realitzarà un examen teòric de tipus test (es permet l'ús d'apunts i llibres) i un examen pràctic de laboratori. Ambdós parts s'han de superar amb un mínim de 5 i la nota final és la mitjana aritmètica.

L'assistència és obligatòria i només s'admeten un màxim de 2 faltes. Superat eixe nombre de faltes s'ha d'acudir a segona convocatòria.



En qualsevol cas, el sistema d'avaluació es regirà per l'establert en el Reglament d'Avaluació i Qualificació de la Universitat de València per a Graus i Màsters.

(<https://webges.uv.es/uvtaeweb/muestrainformacionedictopublicofrontaction.do?idictoseleccionado=5639>)

## REFERÈNCIES

### Bàsiques

- Printed Circuits Handbook, 7th Edition, Clyde Coombs, Happy Holden, McGraw-Hill Education
- KiCAD Documentation: [docs.kicad-pcb.org](https://docs.kicad-pcb.org)
- IPC (2005): IPC-7351 Generic Requirements for Surface Mount Design and Land Pattern Standard.