



FICHA IDENTIFICATIVA

Datos de la Asignatura

Código	34658
Nombre	Organización de computadores
Ciclo	Grado
Créditos ECTS	6.0
Curso académico	2023 - 2024

Titulación(es)

Titulación	Centro	Curso	Periodo
1400 - Grado de Ingeniería Informática	Escuela Técnica Superior de Ingeniería	2	Segundo cuatrimestre

Materias

Titulación	Materia	Caracter
1400 - Grado de Ingeniería Informática	6 - Ingeniería de Computadores	Obligatoria

Coordinación

Nombre	Departamento
ARNAU LLOMBART, VICENTE	240 - Informática
REAÑO GONZALEZ, CARLOS	240 - Informática

RESUMEN

La asignatura “Organización de Computadores” es una asignatura obligatoria del segundo curso del Grado en Ingeniería Informática. Forma parte de la materia "Ingeniería de Computadores" y tiene asignada una dedicación de 6 ECTS que se imparten en el segundo cuatrimestre del segundo curso.

En esta asignatura se pretende que el estudiante conozca los fundamentos arquitectónicos de los procesadores actuales, así como de los sistemas multiprocesadores tanto desde el punto de vista del diseñador de procesadores y sistema de memoria, como del programador. De la misma manera el estudiante deberá ser capaz de evaluar el rendimiento de un sistema monoprocesador o multiprocesador y proponer mejoras, tanto en la arquitectura del sistema, como en el código ejecutado. Para ello se simultanea la descripción a nivel de transferencia de registros con la descripción a nivel procesador-memoria y la descripción a nivel de sistema operativo.



Se parte del procesador monociclo, multiciclo, y la introducción a la segmentación, conceptos revisados en asignaturas anteriores y se introduce la segmentación desde un punto de vista genérico como primera aproximación para aprovechar el paralelismo a nivel de instrucción del código (ILP). Posteriormente se particulariza al procesador MIPS. Junto con la segmentación se plantean las limitaciones de ésta y en qué casos se plantea la detención del cauce (riesgos). Se categorizan los tipos de riesgo y se plantean estrategias para combatirlos. Finalmente se extiende el problema de las interrupciones a los procesadores segmentados.

Posteriormente se introducen los procesadores superescalares como una forma de superar la limitación de 1 instrucción por ciclo de las máquinas segmentadas. Se plantea una arquitectura genérica y se observa las ventajas de dicha aproximación para aprovechar al máximo el ILP. Análogamente se plantean los problemas que aparecen con este tipo de arquitecturas (nuevos tipos de riesgo), proponiendo estrategias para resolverlos: algoritmo de Tomasulo + buffer de renombrado, buffer de reordenado y predictores de saltos. Finalmente se plantea el hardware de soporte necesario para soportar la ejecución de múltiples hilos en un procesador, evaluando sus ventajas, desventajas y estrategias para obtener un máximo rendimiento.

Los procesadores VLIW se introducen como paradigma de cómo obtener prestaciones con bajo coste. En este tema se introducen técnicas de planificación software de bloque básico (desenrollado de bucles y segmentación software) junto con otras técnicas de planificación de bloque extendido. Finalmente se introducen las instrucciones con predicado como una forma alternativa de reducir las instrucciones de salto condicional.

Analizar el rendimiento de un sistema paralelo no es tan sencillo como en un sistema monoprocesador, donde la velocidad de ejecución de los programas es la principal medida. Tendremos que introducir conceptos de medida como la productividad. Y también veremos que no todos los sistemas pueden ser evaluados de la misma manera, pues el objetivo final de una aplicación paralela no siempre es terminar lo antes posible. La precisión en el resultado y la posibilidad de analizar problemas muy complejos pueden ser otros factores a tener en cuenta en el rendimiento de estos sistemas.

La parte fundamental de un multiprocesador es como se diseña el sistema de memoria. Tenemos que garantizar que el acceso a cada uno de los módulos de memoria se realice de forma coherente y consistente. Todos los procesadores deben ver la memoria de forma que cuando lean de una determinada dirección, siempre obtengan el último valor escrito.

Analizaremos los protocolos más utilizados en los multiprocesadores actuales para el diseño del sistema de memoria, tanto los basados en sondeo como los basados en directorio.



Otra parte fundamental para conseguir que sobre un sistema multiprocesador una aplicación paralela, formada por múltiples procesos ejecutándose en paralelo, funcione correctamente son los eventos de sincronización. Estos permiten que los procesos se comuniquen entre si intercambiando valores y también se puedan sincronizar para ejecutar correctamente los algoritmos paralelos que ejecutaremos sobre el multiprocesador.

Las prácticas se centran en la obtención del máximo rendimiento en la ejecución de código, tanto en sistemas monoprocesador como en sistemas multiprocesador. Para ello se deberá tener un profundo conocimiento de la arquitectura del sistema de computación para aprovechar al máximo sus características.

CONOCIMIENTOS PREVIOS

Relación con otras asignaturas de la misma titulación

No se han especificado restricciones de matrícula con otras asignaturas del plan de estudios.

Otros tipos de requisitos

Para esta asignatura de segundo curso es recomendable haber cursado la materia de Estructura de Computadores y dominar los conceptos introducidos en la materia de Informática. También es recomendable tener una cierta soltura en la escritura de programas, tanto en lenguajes de alto nivel como en ensamblador.

COMPETENCIAS

1400 - Grado de Ingeniería Informática

- G1 - Capacidad para concebir, redactar, organizar, planificar, desarrollar y firmar proyectos en el ámbito de la ingeniería en informática que tengan por objeto la concepción, el desarrollo o la explotación de sistemas, servicios y aplicaciones informáticas.
- G4 - Capacidad para definir, evaluar y seleccionar plataformas hardware y software para el desarrollo y la ejecución de sistemas, servicios y aplicaciones informáticas, de acuerdo con los conocimientos adquiridos según las competencias específicas establecidas.
- G6 - Capacidad para concebir y desarrollar sistemas o arquitecturas informáticas centralizadas o distribuidas integrando hardware, software y redes de acuerdo con los conocimientos adquiridos según las competencias específicas establecidas.
- G8 - Conocimiento de las materias básicas y tecnologías, que capaciten para el aprendizaje y desarrollo de nuevos métodos y tecnologías, así como las que les doten de una gran versatilidad para adaptarse a nuevas situaciones.



- G10 - Conocimientos para la realización de mediciones, cálculos, valoraciones, tasaciones, peritaciones, estudios, informes, planificación de tareas y otros trabajos análogos de informática, de acuerdo con los conocimientos adquiridos según las competencias específicas establecidas.
- R1 - Capacidad para diseñar, desarrollar, seleccionar y evaluar aplicaciones y sistemas informáticos, asegurando su fiabilidad, seguridad y calidad, conforme a principios éticos y a la legislación y normativa vigente.
- R6 - Conocimiento y aplicación de los procedimientos algorítmicos básicos de las tecnologías informáticas para diseñar soluciones a problemas, analizando la idoneidad y complejidad de los algoritmos propuestos.
- R7 - Conocimiento, diseño y utilización de forma eficiente los tipos y estructuras de datos más adecuados a la resolución de un problema.
- R9 - Capacidad de conocer, comprender y evaluar la estructura y arquitectura de los computadores, así como los componentes básicos que los conforman.
- R14 - Conocimiento y aplicación de los principios fundamentales y técnicas básicas de la programación paralela, concurrente, distribuida y de tiempo real.
- IC2 - Capacidad de analizar, evaluar y seleccionar las plataformas hardware y software más adecuadas para el soporte de aplicaciones empotradas y de tiempo real.

RESULTADOS DE APRENDIZAJE

- 1 Valorar los diferentes formatos de instrucciones en función del número de direcciones y la longitud, fija o variable, de sus formatos.
- 5 Capacidad para tener en cuenta la jerarquía de memoria para reducir la latencia efectiva de la memoria.
- 6 Valorar el papel de la cache y la memoria virtual en el sistema de memoria.
- 7 Usar adecuadamente las interrupciones y operaciones de E/S.
- 12 Comprender las bases del paralelismo a nivel de instrucción (ILP) utilizando segmentación y los riesgos que pueden aparecer.
- 13 Diseñar programas simples que aprovechen la segmentación de los procesadores.
- 14 Caracterizar los costes y beneficios de las diferentes opciones de mejora introducidos en el procesador.
- 15 Evaluar el rendimiento de un computador en función de sus componentes (Procesador, Memoria, E/S, etc.).
- 16 Describir las arquitecturas Superescalares y sus ventajas.



- 17 Valorar el concepto de predicción de salto y su utilidad.
- 18 Valorar la ejecución especulativa e identificar las condiciones que la justifican.
- 19 Valorar las ventajas del *multithreading* y los factores que limitan sus prestaciones.
- 20 Capacidad para calcular la relevancia de la escalabilidad en las prestaciones de un sistema.
- 21 Valorar las ventajas del procesamiento paralelo, estableciendo métricas de comparación.
- 22 Valorar el impacto en el rendimiento de la red de interconexión de un sistema paralelo según sus diferentes diseños.
- 23 Utilizar con eficacia los multiprocesadores atendiendo a la organización de la memoria.
- 24 Valorar las ventajas e inconvenientes de las diferentes arquitecturas paralelas.
- 25 Diseñar programas simples sobre un sistema con varios elementos de procesado.
- 26 Trabajar en equipo para realizar los diseños y configuraciones necesarias, repartiendo la carga de trabajo para afrontar problemas complejos.

Como complemento a los resultados anteriores, esta asignatura también permite adquirir las siguientes destrezas y habilidades sociales:

- Comprender el funcionamiento de la segmentación en general y de los procesadores segmentados en particular y analizar su rendimiento.
- Diseñar un cauce segmentado sencillo.
- Optimizar código que vaya a ser ejecutado en un procesador segmentado.
- Diseñar la unidad de control en cauces segmentados no lineales unifuncionales y multifuncionales.
- Comprender el funcionamiento de los procesadores Superescalares y analizar su rendimiento
- Analizar las prestaciones de diversos predictores de salto.
- Comprender las arquitecturas VLIW.
- Utilizar las técnicas de planificación software, tanto en máquinas VLIW como en procesadores segmentados.
- Analizar el rendimiento de una aplicación paralela teniendo en cuenta cuales son los objetivos del cálculo realiza: obtener la mayor velocidad de ejecución, o conseguir la mayor precisión en la solución obtenida en un tiempo determinado, o conseguir abordar un problema con una mayor complejidad.



- Comprender el problema del uso compartido de la memoria por parte de un sistema multiprocesador y la problemática que entraña referente a la coherencia de las cachés.
- Comprender el funcionamiento de los protocolos de sondeo y analizar el funcionamiento de los más utilizados en los multiprocesadores actuales.
- Analizar las diferencias de los protocolos basados en directorio respecto a los basados en sondeo y estudiar su funcionamiento y utilización.
- Comprender los diversos modelos de coherencia de memoria.
- Analizar cómo se diseñan los eventos de sincronización en sistemas multiprocesador.
- Estudiar la realización de cerrojos y barreras como elementos fundamentales para la sincronización de procesos.

Además de los objetivos específicos señalados con anterioridad, durante el curso se fomentará el desarrollo de diversas competencias genéricas, entre las cuales cabe destacar:

- Capacidad de análisis y de síntesis.
- Capacidad para argumentar desde criterios racionales y lógicos.
- Capacidad para expresarse de forma correcta y organizada.
- Capacidad para el trabajo personal.
- Capacidad para el trabajo en grupo.
- Valoración positiva de la cultura del esfuerzo personal como medio de adquisición de conocimientos.
- Comprender que la adquisición de conocimientos es asegurarse competencias para el futuro profesional.

DESCRIPCIÓN DE CONTENIDOS

1. Segmentación

Paralelismo a nivel de instrucción (ILP) y segmentación. Concepto.

Prestaciones ideales y reales.

DLX segmentado.

Riesgos de datos, control y estructurales.

Interrupciones en procesadores segmentados.

Programación de máquinas segmentadas.

Teoría: 6. Problemas: 2. Laboratorio: 5. Horas no presenciales: 8+5 (Teoría + Laboratorio).



2. Procesadores Superescalares

Arquitectura superescalar.
Buffer de renombrado.
Algoritmo de Tomasulo.
Mantenimiento de la consistencia: ROB.
Interrupciones.
Predicción de Saltos.
Multithreading.

Teoría: 6. Problemas: 3. Laboratorio: 5. Horas no presenciales: 7+5.

3. Procesadores VLIW

Arquitecturas VLIW.
Segmentación software, Desenrollado de bucles.
Planificación de trazas.
Instrucciones con predicado.

Teoría: 3. Problemas: 2. Laboratorio: 6. Horas no presenciales: 6+6.

4. Rendimiento en sistemas paralelos

Magnitudes y medidas.
Modelos del rendimiento.

Teoría: 5. Problemas: 1. Laboratorio: 1,5. Horas no presenciales: 4+1,5.

5. Coherencia y consistencia en multiprocesadores.

Coherencia de cachés.
Protocolos de sondeo y basados en directorio.
Modelos de consistencia y sincronización.

Teoría: 6. Problemas: 2. Laboratorio: 7,5. Horas no presenciales: 9+7,5

**VOLUMEN DE TRABAJO**

ACTIVIDAD	Horas	% Presencial
Clases de teoría	30,00	100
Prácticas en laboratorio	20,00	100
Prácticas en aula	10,00	100
Elaboración de trabajos individuales	12,00	0
Estudio y trabajo autónomo	20,00	0
Preparación de actividades de evaluación	24,00	0
Preparación de clases de teoría	7,00	0
Preparación de clases prácticas y de problemas	27,00	0
TOTAL	150,00	

METODOLOGÍA DOCENTE**Actividades teóricas.**

Descripción: En las clases teóricas se desarrollarán los temas proporcionando una visión global e integradora, analizando con mayor detalle los aspectos clave y de mayor complejidad, fomentando, en todo momento, la participación del alumnado.

Carga de trabajo para el alumnado sobre el total de carga de la materia: 19%

Actividades prácticas.

Descripción: Complementan las actividades teóricas con el objetivo de aplicar los conceptos básicos y ampliarlos con el conocimiento y la experiencia que vayan adquiriendo durante la realización de los trabajos propuestos. Comprenden los siguientes tipos de actividades presenciales:

- o Clases de problemas y cuestiones en aula
- o Sesiones de discusión y resolución de problemas y ejercicios previamente trabajados por el alumnado
- o Prácticas de laboratorio
- o Presentaciones orales
- o Tutorías programadas (individualizadas o en grupo) Realización de cuestionarios individuales de evaluación en el aula con la presencia del profesorado.



Carga de trabajo para el alumnado sobre el total de carga de la materia: 21%

Trabajo personal del alumnado.

Descripción: Realización (fuera del aula) de trabajos monográficos, búsqueda bibliográfica dirigida, cuestiones y problemas, así como la preparación de clases y exámenes (estudio). Esta tarea se realizará de manera individual e intenta potenciar el trabajo autónomo.

Carga de trabajo para el alumnado sobre el total de carga de la materia: 45%

Trabajo en pequeños grupos.

Descripción: Realización, por parte de pequeños grupos de estudiantes (2-4) de trabajos, cuestiones, problemas fuera del aula. Esta tarea complementa el trabajo individual y fomenta la capacidad de integración en grupos de trabajo.

Carga de trabajo para el alumnado sobre el total de carga de la materia: 15%

Se utilizará la plataforma de e-learning (Aula Virtual) de la Universitat de València como soporte de comunicación con el alumnado. A través de ella se tendrá acceso al material didáctico utilizado en clase, así como los problemas y ejercicios a resolver.

EVALUACIÓN

- **Evaluación continua**, basada en la participación y grado de implicación en el proceso de enseñanza-aprendizaje, teniendo en cuenta la asistencia regular a las actividades presenciales previstas y la resolución de cuestiones y problemas propuestos en clase. Parte de la evaluación de los problemas o trabajos se realiza en horario de tutorías de forma individual, con lo cual es obligatorio asistir a las tutorías para poder ser evaluado. Se realizarán 2 exámenes de 2 horas para completar esta evaluación. Esta parte tendrá un peso del 50% sobre la nota final de la primera convocatoria.
- **Prueba objetiva individual**, consistente en 1 examen final, que se realizará al termino del cuatrimestre. Esta parte tendrá un peso del 30% sobre la nota final. Si en la evaluación continua se supera con una nota mayor o igual a 5 no se realizará el examen final, siendo el peso de la evaluación continua del 80%.
- **Evaluación de las actividades prácticas** a partir de la consecución de objetivos en las sesiones de laboratorio. En cada laboratorio se entregará un boletín de preguntas que tendrá una doble finalidad, por una parte guiar el trabajo a realizar y por otra parte evaluar cómo se han alcanzado los objetivos propuestos en cada sesión de laboratorio. Esta parte tendrá un peso del 20 % sobre la nota final.



En la segunda convocatoria los estudiantes deberán presentarse al examen de la segunda convocatoria. El examen constará de una serie de cuestiones teóricas en la que el estudiante deberá demostrar su conocimiento de los conceptos y relaciones propios del temario, como de otra serie de cuestiones que evaluarán la parte práctica de la asignatura en la que el estudiante deberá demostrar su aptitud y su capacidad para relacionar los conocimientos adquiridos en la asignatura para el análisis de problemas y casos prácticos en el ámbito de la materia. Este examen contará en 80% de la nota. Las prácticas el 10% y la evaluación continua el 10%.

En cualquier caso, la evaluación de la asignatura se hará de acuerdo con el Reglamento de evaluación y calificación de la Universitat de València para los títulos de grado y master aprobado por Consejo de Gobierno de 30 de mayo de 2017 (ACGUV 108/2017)

REFERENCIAS

Básicas

- Ortega J.; Anguita M.; Prieto A, Arquitectura de Computadores. Ed. Thomson, 2005.
- Hennessy J. L.; Patterson D. A., Computer Architecture a Quantitative Approach. 4ª Edition. Morgan Kaufmann Publishers, 2012. <http://links.uv.es/IFDrw2x>

Complementarias

- David E. Culler; Jaswinder Pal Singh., Parallel Computer Architecture: a Hardware/Software Approach. Ed. Morgan Kaufmann Publishers. 1999.
- Sima, D.; Fountain, T.; Kacsur, P, Advanced Computer Architecture. Addison-Wesley, 1998
- K. Hwang. Advanced Computer Architecture. Parallelism, Scalability, Programmability, McGraw Hill, 1993.